



Cuprins

| | |
|---------------------------|-------|
| Fișa de Asamblare | |
| 1. Funcționare | 2 |
| 2. Schema | 2 |
| 3. PCB | 3 |
| 4. Lista de componente | 3 |
| 5. Tutorial: Porți Logice | 4 - 8 |

ON-OFF TOUCH SWITCH COMUTATOR LA ATINGERE

- Avantaj Pret/Calitate
- Livrare rapida
- Design Industrial
- Proiecte Modificabile
- Adaptabile cu alte module
- Module usor de asamblat
- Idei Interesante

Ideii pentru afaceri

Hobby & Proiecte Educationale

Elimină comutatorul clasic cu o placă elegantă pe care doar o atingem.

Rata de defectare : 0

Caracteristici:

- Ieșire releu 220Vca, 10A
- Tensiune alimentare 12Vcc
- Autonomie cca. 5000 ore
- Afișaj LED de vizualizare stare

Funcționare

Conține 4 porți CMOS în conexiune de circuit basculant. Atingerea intrărilor comune duce la bascularea circuitului bistabil format din porțile U1B și U1D, capacitățile C1 și C2 având rolul de memorare a stării curente și evitarea basculării accidentale a circuitului.

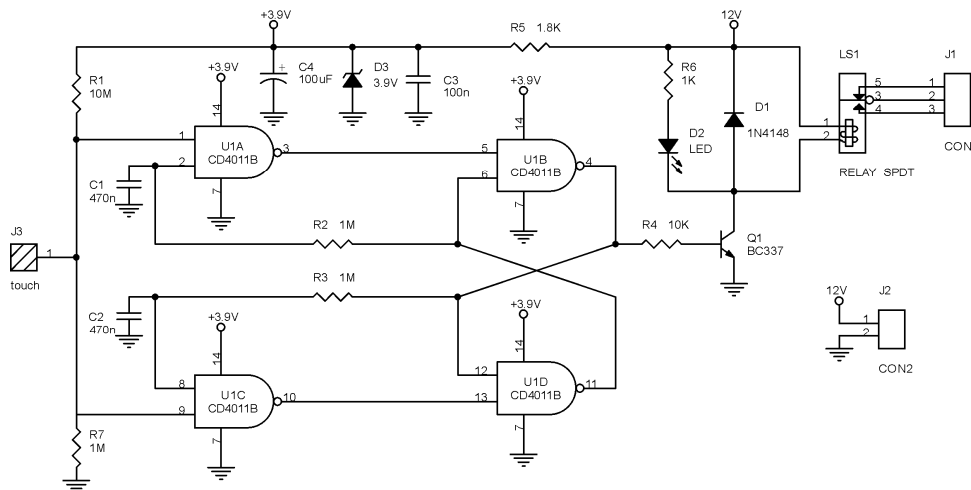
Rezistențele R1 și R7, cu valori foarte mari, mențin intrările 1 și 8 ale porților la un nivel de tensiune de prag.

Să considerăm starea inițială ieșirea 4 a circuitului U1B ca fiind "0" logic, adică intrările porții NAND sunt ambele "1" logic, împreună cu intrarea 2 a porții U1A. Intrarea 8 a porții U1C este în "0" logic. La atingerea plăcii J3, intrarea 1 a porții U1A va primi un "1" logic, ieșirea 3 va deveni "0" logic care împreună cu "1" logic deja existent pe intrarea 6 va face ca ieșirea 4 să devină "1" logic și va bascula circuitul

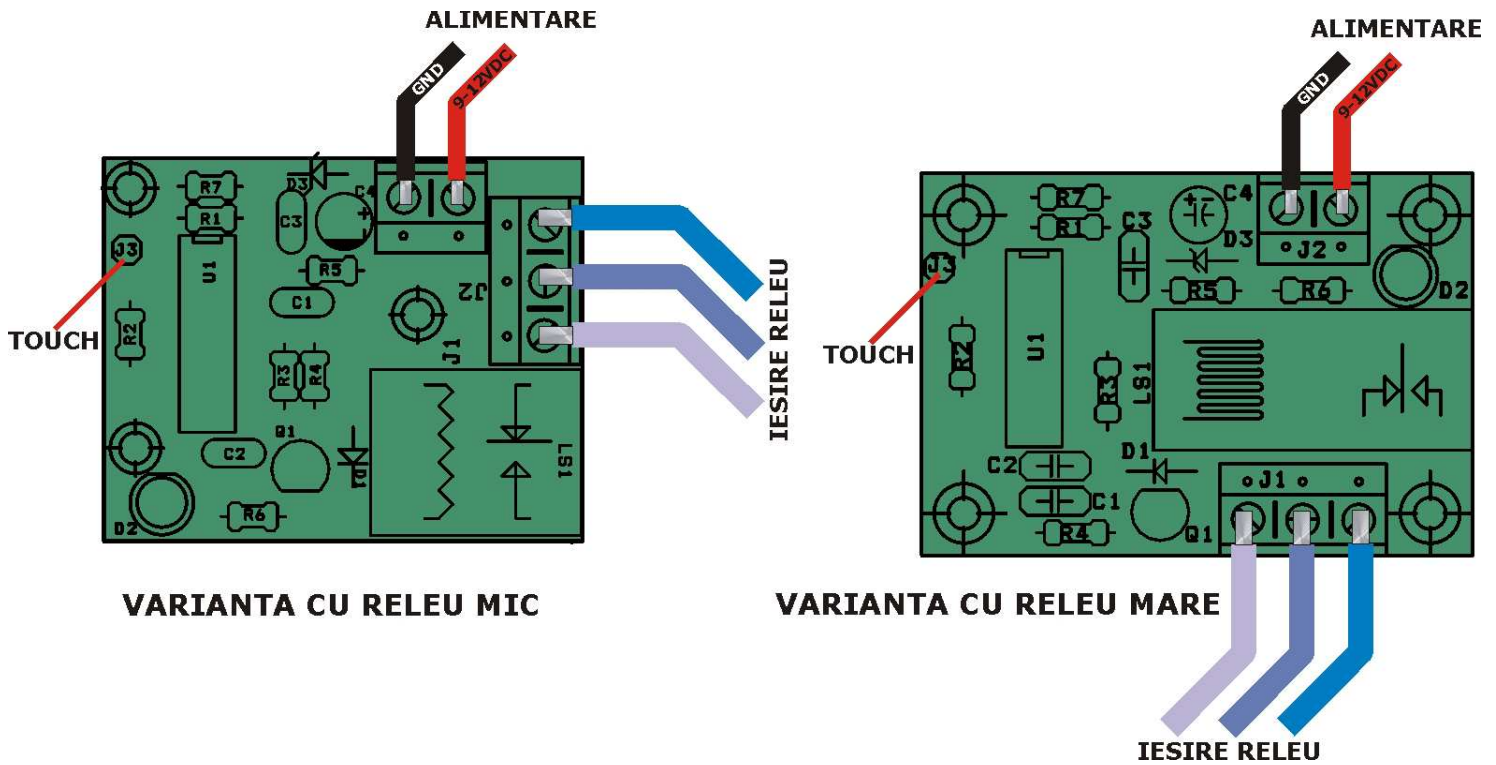
bistabil, tranzistorul Q1 se va deschide și va conecta releul prin închiderea circuitului din colector, semnalizând totodată cuplarea prin aprinderea LED-ului D1.

De ce nu s-a deschis și U1C la atingere? Deoarece pe intrarea 8 se menține un "0" logic de la ieșirea 4 ceea ce îl facea insensibil la orice intrare pe logica circuitului NAND. Odată cu bascularea circuitului, și R3 se încarcă C2 prin rezistența R3 și se descarcă C1 prin rezistența R2, modificând astfel starea de validare în așteptare, adică, la atingerea următoare, numai poarta U1C poate întruni condiția ca ambele intrări să devină "1" logic, poarta U1A având deja un "0" logic pe intrarea 2 nu va întruni condiția de a obține un "0" logic pe ieșirea 3.

Simple și eficient.



Schema electrică



Amplasarea componentelor

Lista de componente

| Nr.Crt. | Componenta | Denumire | Valoare | Cant |
|---------|------------|-----------------|---------------------|------|
| 1 | C1,C2 | Condensator NP | 470nF | 2 |
| 2 | C3 | Condensator NP | 100nF | 1 |
| 3 | C4 | Condensator POL | 100 μ F | 1 |
| 4 | D1 | Diodă | 1N4148 | 1 |
| 5 | D2 | Led | LED | 1 |
| 6 | D3 | Diodă Zenner | 3V9 | 1 |
| 7 | J1 | Conector | CON3 | 1 |
| 8 | J2 | Conector | CON2 | 1 |
| 9 | J3 | Conector | TOUCH | 1 |
| 10 | LS1 | Releu 12V | RELAY SPDT | 1 |
| 11 | Q1 | Tranzistor | BC337 | 1 |
| 12 | R1 | Rezistență | 10M Ω | 1 |
| 13 | R2,R3,R7 | Rezistență | 1M Ω | 3 |
| 14 | R4 | Rezistență | 10K Ω | 1 |
| 15 | R5 | Rezistență | 1,8K Ω | 1 |
| 16 | R6 | Rezistență | 1K Ω | 1 |
| 17 | U1 | C.I. | CD4011B / CD4093 | 1 |

Acest produs se livrează în varianta circuit imprimat, circuit imprimat + componente sau în varianta asamblată în scopuri educaționale.

Dacă doriți să aflați mai multe despre produsele noastre, vizitați situl www.epsicom.com

Dacă ați întâmpinat probleme cu oricare dintre produsele noastre sau dacă doriți informații suplimentare, contactați-ne prin e-mail office@epsicom.com

Pentru orice întrebări, comentarii sau propuneri de afaceri nu ezitați să ne contactați pe adresa office@epsicom.com

31 Sararilor Street | 200570 Craiova, Dolj, Romania | 0723.377.426, 0743.377.426

Porți Logice – Generalități

Circuitele logice combinaționale, oricât de complicate ar fi, se realizează cu porți logice elementare. O poartă logică elementară implementează o funcție logică cu cel mult 2 intrări. Astfel, funcțiile elementare sunt “ȘI”, “SAU”, “NU”, “SAU-Exclusiv”, sau negările lor: “ȘI-NU”, “SAU-NU”. În practică, porțile logice sunt implementate sub formă de circuite integrate. Pe un circuit integrat se găsesc 1, 2, 3, 4, 6 porți logice, în funcție de numărul de intrări.

1.1. Poarta “ȘI”, “AND”

Funcția “ȘI” logic are următoarea interpretare:

- dacă cel puțin una din intrări se află în 0 logic, atunci ieșirea va fi în 0 logic
- dacă ambele intrări sunt în 1 logic atunci ieșirea va fi în 1 logic.

Ecuția booleană: Simbolul porții “ȘI”:

Tabela de adevăr:



| x | y | f |
|---|---|---|
| 0 | 0 | 0 |
| 0 | 1 | 0 |
| 1 | 0 | 0 |
| 1 | 1 | 1 |

1.2. Poarta “SAU”, “OR”

Funcția “SAU” logic are următoarea interpretare:

- ieșirea sa este adevărată (1 logic) dacă cel puțin una din intrări este adevărată (1 logic)
- ieșirea sa este falsă (0 logic) dacă ambele intrări sunt false (0 logic).

Ecuția booleană: Simbolul porții “SAU”:

Tabela de adevăr:



| x | y | f |
|---|---|---|
| 0 | 0 | 0 |
| 0 | 1 | 1 |
| 1 | 0 | 1 |
| 1 | 1 | 1 |

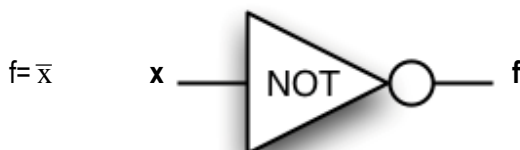
1.3. Poarta “NU”, “NOT”

Funcția “NU” logic are următoarea interpretare:

- ieșirea sa este adevărată (1 logic) dacă intrarea sa este falsă (0 logic)
- ieșirea sa este falsă (0 logic) dacă intrarea sa este adevărată (1 logic).

Ecuția booleană: Simbolul porții “NU”:

Tabela de adevăr:



| x | f |
|---|---|
| 0 | 1 |
| 1 | 0 |

1.4 Poarta "SAU-NU", "NOR"

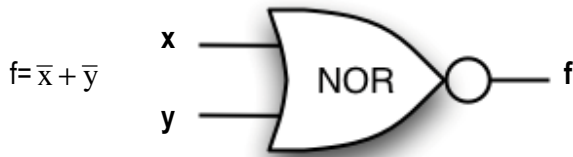
Funcția "SAU-NU" logic are următoarea interpretare:

- ieșirea sa este falsă (1 logic) dacă cel puțin una din intrări este adevărată (1 logic)
- ieșirea sa este adevărată (0 logic) dacă ambele intrări sunt false (0 logic).

Ecuția booleană:

Simbolul porții "SAU-NU":

Tabela de adevăr:



| x | y | f |
|---|---|---|
| 0 | 0 | 1 |
| 0 | 1 | 0 |
| 1 | 0 | 0 |
| 1 | 1 | 0 |

1.5 Poarta "SAU-EXCLUSIV", "XOR"

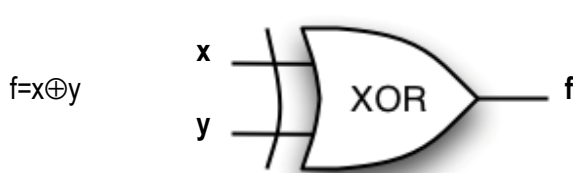
Funcția "SAU EXCLUSIV" logic are următoarea interpretare:

- semnalizează coincidența intrărilor prin ieșire falsă (0 logic)
- realizează sumarea modulo-2, \oplus .

Ecuția booleană:

Simbolul porții "SAU-EXCLUSIV":

Tabela de adevăr:



| x | y | f |
|---|---|---|
| 0 | 0 | 0 |
| 0 | 1 | 1 |
| 1 | 0 | 1 |
| 1 | 1 | 0 |

1.6 Poarta "ȘI-NU", "NAND"

Funcția "ȘI-NU" logic are următoarea interpretare:

- ieșirea sa este falsă (0 logic) dacă ambele intrări sunt adevărate (1 logic)
- ieșirea sa este adevărată (1 logic) dacă cel puțin una din intrări este falsă (0 logic).

Ecuția booleană:

Simbolul porții "ȘI-NU":

Tabela de adevăr:



| x | y | f |
|---|---|---|
| 0 | 0 | 1 |
| 0 | 1 | 1 |
| 1 | 0 | 1 |
| 1 | 1 | 0 |

Întrucât aplicațiile prezentate mai sus sunt realizate cu porți NAND, vom insista în descrierea acestui circuit.

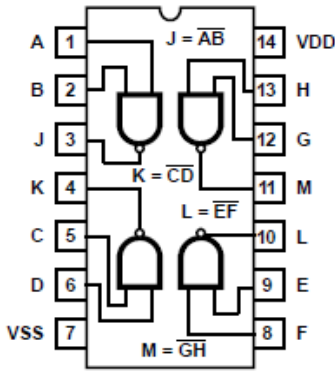
Porțile CD4011 sunt circuite integrate monolitice CMOS realizate cu tranzistoare cu canal N și P. Dispozitivele au ieșiri tampon care îmbunătățesc caracteristica de transfer prin furnizarea unui câștig foarte mare.

Toate intrările sunt protejate cu diode împotriva descărcării electricității statice.

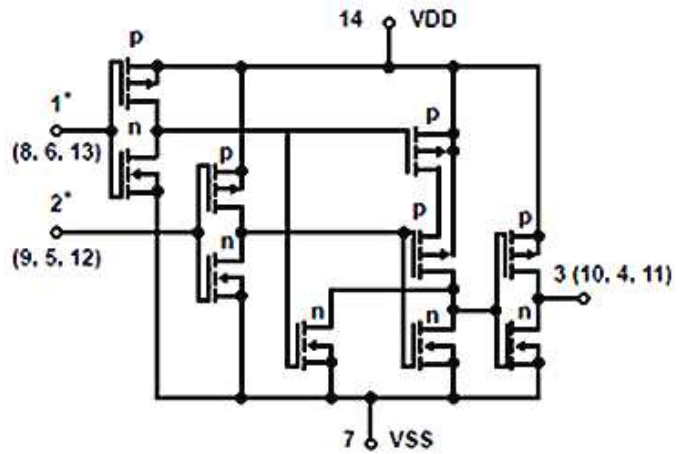


Să vedem așadar cum funcționează circuitul integrat și cum îl putem folosi în aplicațiile noastre.

Capsula circuitului are 14 de pini și conține patru porți NAND independente (N1, N2, N3, N3). Fiecare poartă NAND are două intrări și o ieșire. Domeniul tensiunii de lucru este de la 5V la 16V. Fiecare ieșire poate debita un curent de ieșire de 10mA la 12V. Tensiunea pozitivă a sursei se conectează la pinul 14 iar cea negativă la pinul 7. Pini de ieșire sunt 3,4,10,11 iar pini de intrare sunt 1,2,5,6,9,8,12,13.



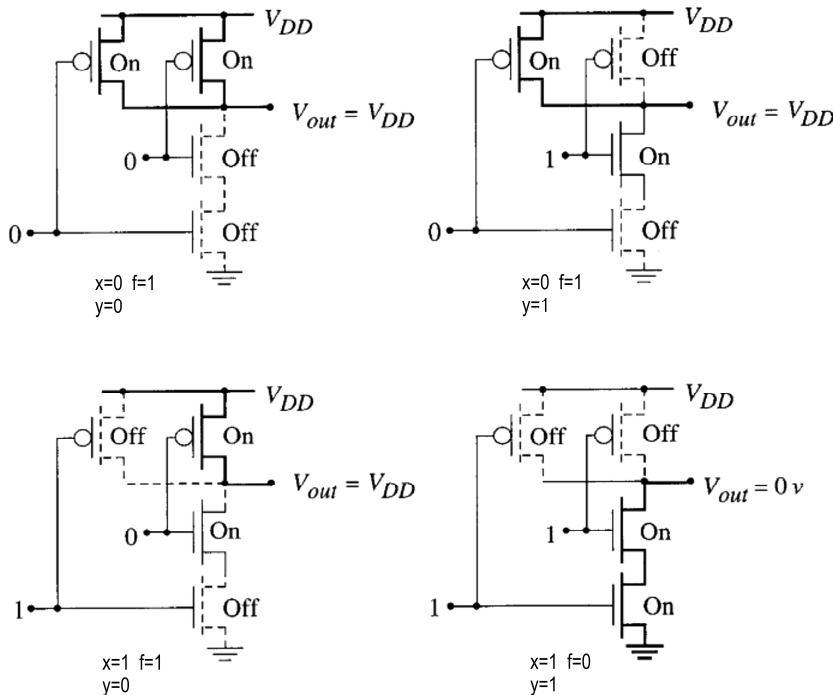
Disponerea terminalelor la CD4011



Structura internă a porții NAND

Așa cum se pot vedea în imaginea de mai sus, cele patru porți NAND sunt realizate independent și nu există nici o conexiune între ele. Alăturat este schema internă a unei porți. Funcționarea acestui circuit este foarte simplu de înțeles dacă am înțeles logica porții NAND.

În schemele simplificade de mai jos, fără buffere, se observă modul în care tranzistoarele ce compun circuitul sunt deschise sau blocate pentru toate cele patru combinații posibile de tensiuni (logic 1 sau logic 0) aplicate pe intrările circuitului NAND.



| x | y | f |
|---|---|---|
| 0 | 0 | 1 |
| 0 | 1 | 1 |
| 1 | 0 | 1 |
| 1 | 1 | 0 |

Caracteristici

Timp de propagare, întârziere
 Curent maxim de intrare
 Tensiunea de la orice Pin
 Puterea disipată (PD)
 Domeniu VDD
 Temperatură de stocare (TS)

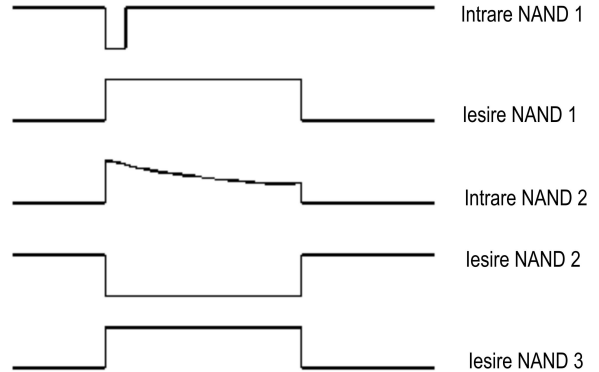
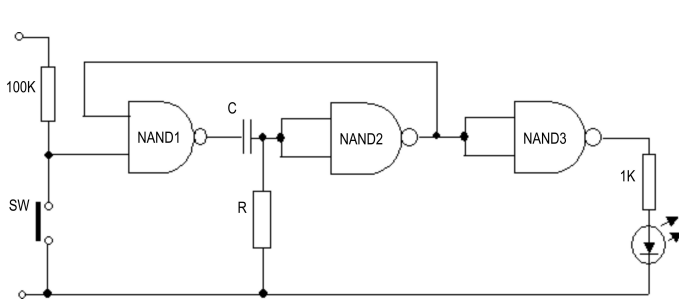
60ns (tipic) la $CL = 50pF$, $V_{DD} = 10V$
 $1\mu A$ la 18V
 $-0.5V$ la $V_{DD} 0.5V$
 $700mW$ (capsula Dual-In-Line)
 $-0.5VDC$ la $+18VDC$
 $-65^{\circ}C$ la $+150^{\circ}C$

Marja de zgomot:

- 1V la VDD = 5V
- 2V la VDD = 10V
- 2.5V la VDD = 15V

Circuite monostabile bazate pe porți NAND

Aici este figurat un circuit monostabil bazat pe o poarta NAND:



Cum funcționează circuitul?

La început circuitul este stabil.

Când comutatorul SW este deschis, intrarea în NAND1 este la nivel 1 logic.

Condensatorul C nu se încarcă, iar intrarea în NAND2 este la nivel 0 logic.

Prin urmare ieșirea NAND2 este 1, iar cele două intrări ale lui NAND1 sunt la nivel 1 logic.

Ieșirea NAND1 este la nivel 0 logic.

Deoarece intrările NAND3 sunt 1, iar ieșirea sa este la nivel logic 0.

Acum închidem momentan comutatorul SW.

Intrarea Low în poarta NAND1 devine 0.

Ieșirea NAND1 devine 1.

Condensatorul C va începe să se încarce și provoacă apariția unui curent prin rezistența R. Aceasta face ca tensiunea pe intrarea NAND2 să crească.

Pe ieșirea NAND2 va apărea un 0 logic.

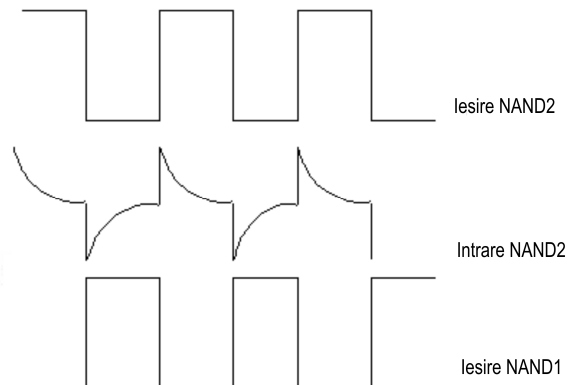
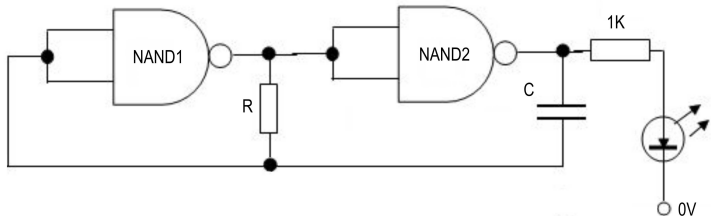
Acesta se aplică intrărilor NAND3, la ieșire nivelul trece în 1 logic iar LED-ul se aprinde.

În funcție de pragul la care poarta declanșează, se poate demonstra că perioada de timp T este de aproximativ RC pentru Z ieșire mare.

Dacă poarta declanșează la $0,5 V_s$, atunci T este de aproximativ $0.7 RC$.

Circuite astabile bazate pe porți NAND

Putem realiza un astabil care oscilează la o frecvență determinată de valoarea constantei de timp a unui condensator și un rezistor.



Dacă privim la modul de cuplare a porților NAND, cele două porți NAND cu intrările cuplate împreună sunt de fapt două porți NU, astfel încât aceasta configurație poate fi numită și astabil cu poartă NU.

Să aruncăm o privire la modul în care funcționează circuitul:

- Să presupunem că ieșirea NAND1 este în 1 logic.
- Aceasta înseamnă că ieșirea circuitului NAND2 este 0 logic.
- Condensatorul se va încărca prin rezistența R iar curentul prin rezistența R duce la apariția unei tensiuni la capetele sale.
- Încărcarea condensatorului duce la creșterea tensiunii pe intrarea NAND1 concomitent cu limitarea curentului de încărcare. (NAND1 este conectat la bucla de feedback).
- Ieșirea porții NAND1 va trece în 0, ieșirea porții NAND2 trece în 1 și determină descărcarea condensatorului prin rezistența R.
- Scăderea tensiunii pe capacitatea C conduce la scăderea tensiunii pe intrarea NAND1 și prin urmare la bascularea tensiunii de ieșire la nivel 1 logic. Și așa mai departe ...

Acest lucru este rezumat în diagrama de sincronizare.

Timpul de încărcare este dat de relația:

$$t_H = 1,1 RC$$

În mod similar, **timpul de descărcare** este dat:

$$t_L \approx 1,1 RC$$

Prin urmare, perioada:

$$T = t + t_{HL} = 2,2 RC$$

Astfel încât frecvența:

$$f = 1 / T = 1 / 2,2 RC$$

Dacă doriți să aflați mai multe despre produsele noastre, vizitați situl www.epsicom.com

Dacă ați întâmpinat probleme cu oricare dintre produsele noastre sau dacă doriți informații suplimentare, contactați-ne prin e-mail office@epsicom.com

Pentru orice întrebări, comentarii sau propuneri de afaceri nu ezitați să ne contactați pe adresa office@epsicom.com

31 Sararilor Street | 200570 Craiova, Dolj, Romania | 0723.377.426, 0743.377.426